Fernuniversität
Gesamthochschule in Hagen

Fachbereich Informatik

. Technische Informatik 1
Prof. Dr. W. Schiffmann

Fernuniversität Technische Informatik. D-58084 Hagen

Informatikzentrum
Feithstraße 140
D-58097 Hagen

Klausur zum Kurs 1701/1707

58.2000

Klausurort:	
Vorname. Name:	
Matrikelnummer	

Aufgabe	1	2	3	4	5	Summe
Max. Punkte	18	22	17	19	24	100
Err. Punkte						

Richtlinien für die Klausurbearbeitung

- Die Dauer der Klausur beträgt 2 Stunden.
- Es sind ***alle Hilfsmittel*** zugelassen.
- Die Klausur umfaßt insgesamt 5 Aufgaben.
- ***Die Aufgabe 5 unterscheidet sich für BelegerInnen der Kurse 1701/1707. Bitte bearbeiten Sie nur die Ihrem Kurs entsprechende Aufgabe!***
- Sie benötigen ***keine*** eigenen Lösungsblätter. Falls Sie trotzdem zusätzliche Blätter benötigen, so beschriften Sie diese ***vor*** der ersten Benutzung mit Ihrem Numen und Ihrer ***Matrikelnummer.***
- Die Bescheinigung für das Finanzamt ist nur mit Unterschrift und Stempel gültig. Nur ***vollständig ausgefüllte*** Bescheinigungen werden von uns abgestempelt, unterschrieben und Ihnen zusammen mit der Klausur zugestellt.
- Nachträglich eingereichte Lösungen werden nicht akzeptiert.

Aufgabe 1: Schaltnetze analysieren

Gegeben sind zwei Volladdierer-Schaltnetze nach Abbildung la) und b).

a) Zeigen Sie daß beide Schaltnetze die Stellensumme S_n nach der gleichen Schaltfunktion

$$S_n = \ddot{U}_n <+> A_n <+> B_n$$

berechnen. (Notation: $<+>$ bezeichnet die Antivalenz Funktion und $<->$ bezeichnet die Äquivalenz Funktion)

( ) / 9

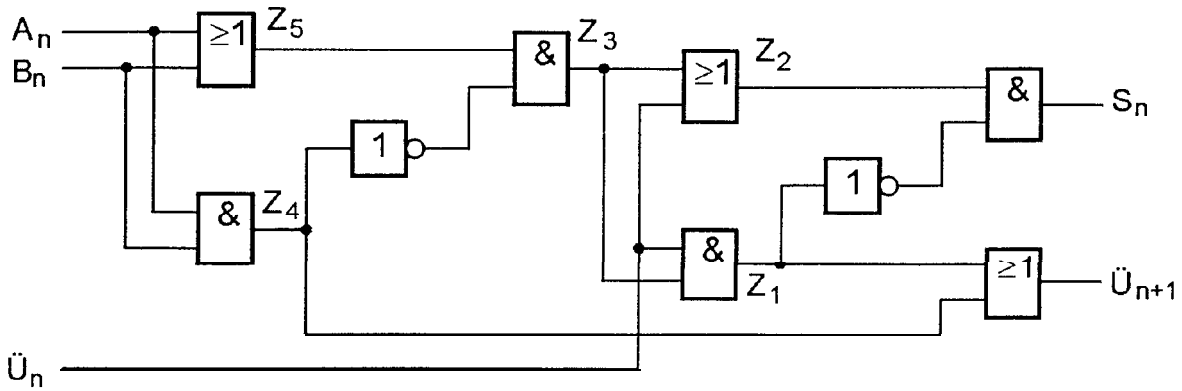
b) Zeigen Sic außerdem daß gilt

$$S_n = A_n <-> B_n <-> \ddot{U}_n$$

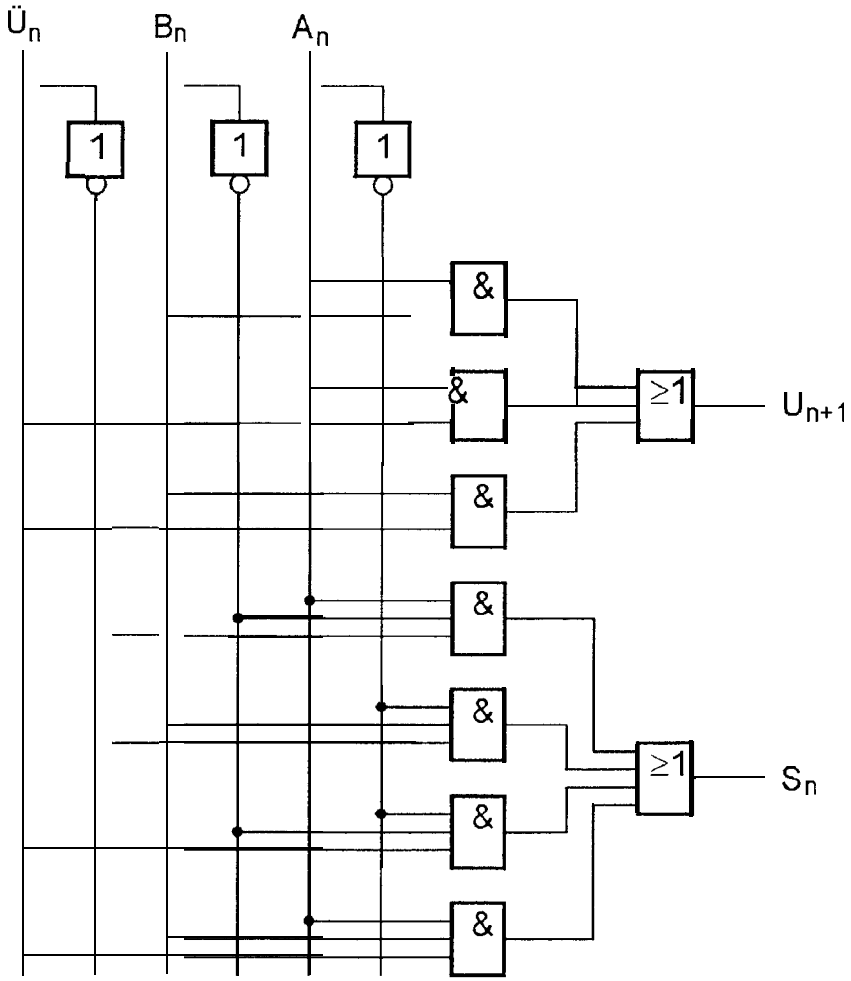
( ) / 6

c) Vorausgesetzt man verwendet in beiden Schaltnetzen dic gleiche Halbleitertcchnologic: Welche der beiden Schaltungen ist schneller und kann daher mit cincr höheren Taktfrequenz betrieben werden?

( ) / 3



a)



b)

Abbildung 1

Aufgabe 2: Schaltnetz mit Methode von Quine - Mc Cluskey optimieren

Eine Schaltfunktion Y sei durch folgende disjunktive Normalform (DNF) gegeben:

$$\begin{aligned} Y(X_4, X_3, X_2, X_1) = {} & \overline{X}_4\overline{X}_3\overline{X}_2X_1 \vee \overline{X}_4\overline{X}_3X_2X_1 \vee \overline{X}_4X_3X_2\overline{X}_1 \vee \\ & X_4X_3\overline{X}_2\overline{X}_1 \vee X_4X_3X_2\overline{X}_1 \vee X_4\overline{X}_3\overline{X}_2\overline{X}_1 \vee \\ & X_4\overline{X}_3\overline{X}_2X_1 \vee X_4\overline{X}_3X_2X_1 \vee X_4\overline{X}_3X_2\overline{X}_1 \end{aligned}$$

Optimieren Sie die Schaltfunktion nach der Methode von Quine - Mc Cluskey!

a) Bestimmen Sie die Primimplikanten. Benutzen Sie dazu die vorbereiteten Tabellen und numerieren Sie die Minterme mit Dezimalzahlen, die sich nach einem Stellenwertsystem mit $X_n \equiv 2^{n-1}$ ergeben.

Dezimal	$X_4X_3X_2X_1$	Gruppe	benutzt

Dezimal	$X_4X_3X_2X_1$	Gruppe	benutzt

Dezimal	$X_4 X_3 X_2 X_1$	Gruppe	benutzt
[illegible]	[illegible]	[illegible]	[illegible]
[illegible]	[illegible]	[illegible]	[illegible]
[illegible]	[illegible]	[illegible]	[illegible]
[illegible]	[illegible]	[illegible]	[illegible]

( ) / 15

b) Bestimmen Sic mit Hilfe der Primimplikantentafel die minimale Überdeckende. Markieren Sic die Kernimplikanten und streichen Sie redundante Primimplikanten.

( ) / 5

c) Geben Sic die minimale disjunktive Form an!

( ) / 2

Aufgabe 3: Schaltwerk analysieren

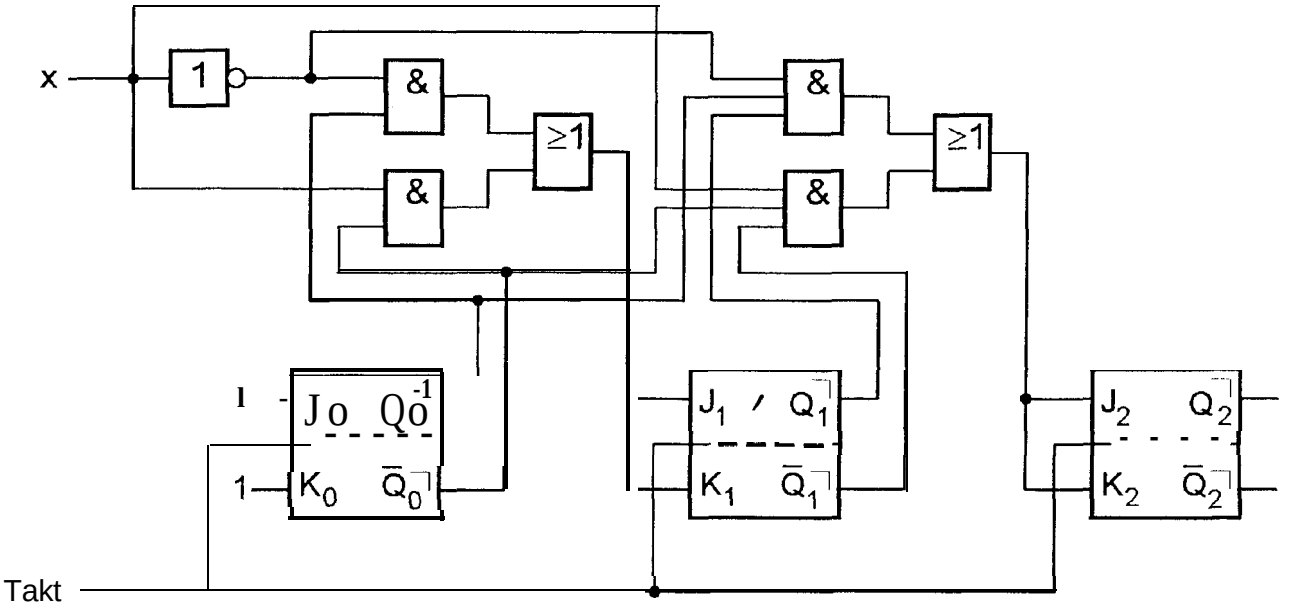


Abbildung 2

Betrachten Sie das Schaltwerk aus Abbildung 2 und beantworten Sie dazu folgende Fragen:

a) Die Ausgänge sind mit den Zustandsvariablen identisch. Ordnen Sie dem Schaltwerk folgende Eigenschaften zu:

0 Es handelt sich um einen
- 0 Mealy-Automaten
- 0 Moore-Automaten

( ) / 1

0 Die Taktung erfolgt
- 0 Asynchron
- 0 Synchron

( ) / 1

b) Stellen Sie die Schaltfunktionen für die Steuereingänge der J K-Flipflops auf!

( ) / 3

c) Erstellen Sie eine ausführliche Zustandstabcllc, um die Funktion des Schaltwerks zu ermitteln!

X	$\overbrace{Q_2Q_1Q_0}^{t_n}$	$J_2 = K_2$	$J_1 = K_1$	$J_0 = K_0$	$\overbrace{Q_2Q_1Q_0}^{t_{n+1}}$

( ) / 8

d) Zeichnen Sic den Zustandsgraphen für das Schaltwerk!

( ) / 1

c) Charakterisieren Sie dic Funktion des Schaltwerks für X=O und X=1 !

( ) / 1

f) Vervollständigen Sie das nachfolgende Zeitdiagramm!

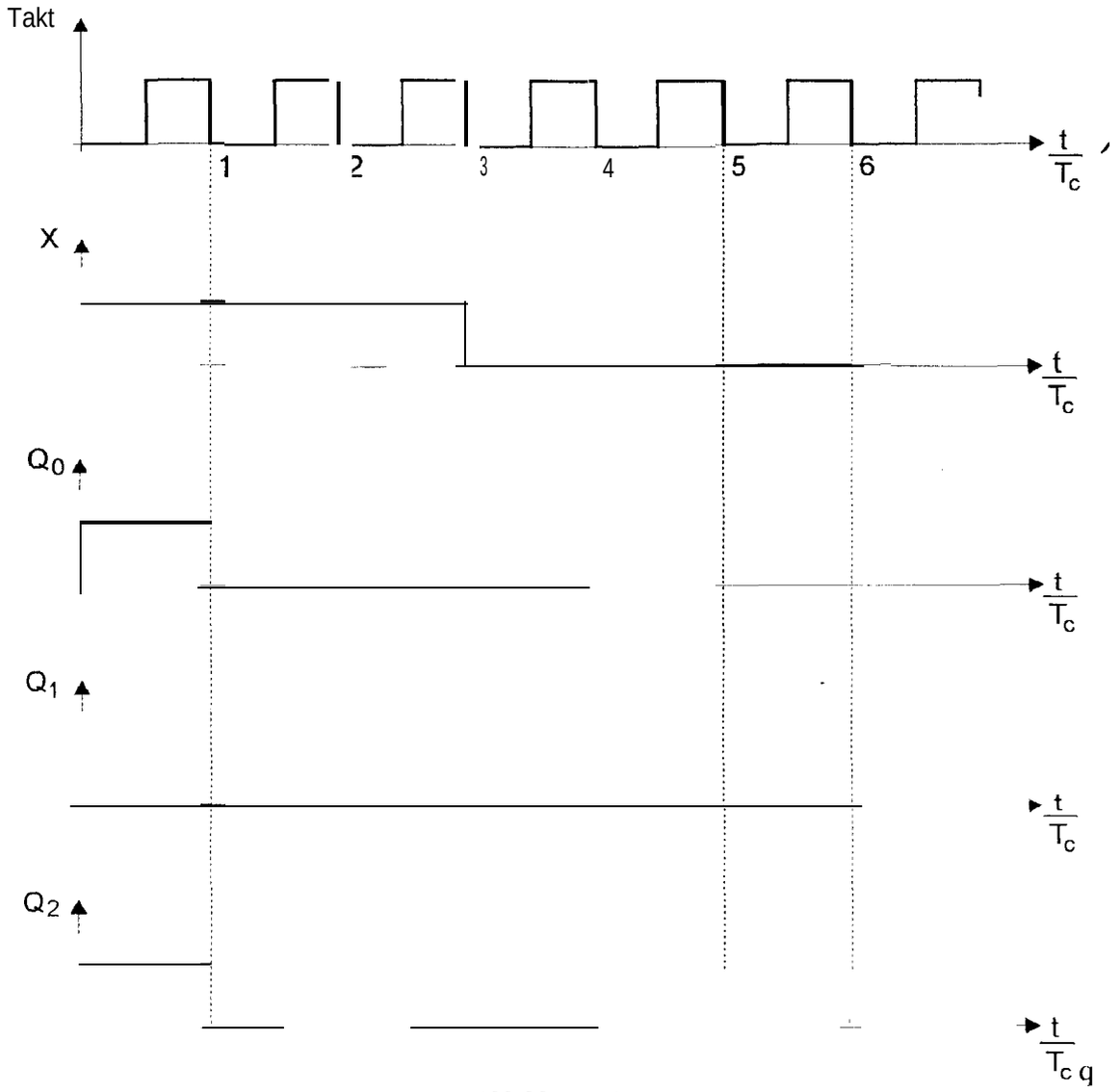
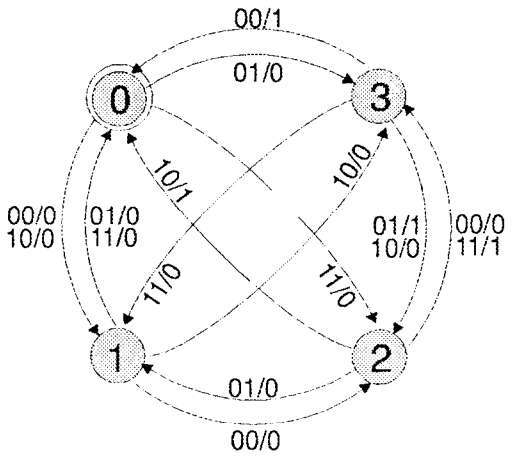


Abbildung 3

Aufgabe 4: Schaltwerk entwerfen

Ein Schaltwerk sei durch den folgenden Zustandsgraphen gegeben, in dem zur Vereinfachung mehrfache parallele Kanten zwischen zwei Knoten nur einfach gezeichnet und durch eine mehrfache Kantenbeschriftung gekennzeichnet sind:



Gesucht ist eine Realisierung des Schaltwerks mit Hilfe von JK-MS-Flipflops.
Ergänzen Sie zunächst die folgende Tabelle um die Belegung der Eingangsgrößen Xi, der Zustände Zi, Zi^+ sowie der Flipflop-Ansteuersignale Ji, Ki und des Ausgangssignals Y.

Nr.	X1	X0	Z1	Z0	$Z1^+$	$Z0^+$	Y	J1	K1	J0	K0
0											
1											
2											
3											
4											
5											
6											
7											
8											
9											
10											
11											
12											
13											
14											
15											

a) Welcher Schaltwerkstyp liegt vor ? Welche Funktionen erfüllt das Schaltwerk ?

( ) / 2

b) Tragen Sie die Funktionen für die Flipflop-Ansteuersignale in die folgenden Karnaugh-Diagramme ein !

J1:

X1 \ Z0	0	1	5	4
	2	3	7	6
	10	11	15	14
	8	9	13	12

Z1 X0

J0:

X1 \ Z0	0	1	5	4
	2	3	7	6
	10	11	15	14
	8	9	13	12

Z1 X0

Y:

X1 \ Z0	0	1	5	4
	2	3	7	6
	10	11	15	14
	8	9	13	12

Z1 X0

Kl:

X1 \ Z0	0	1	5	4
	2	3	7	6
	10	11	15	14
	8	9	13	12

Z1 X0

K0:

X1 \ Z0	0	1	5	4
	2	3	7	6
	10	11	15	14
	8	9	13	12

Z1 X0

( ) / 5

c) Minimieren Sie die Funktionen mit Hilfe der Karnaugh-Diagramme ! Kennzeichnen Sic dazu deutlich die Zusammenfassungen ! Nutzen Sic don' t carc-Zustände zur Vereinfachung geeignet aus und verwenden Sie, falls möglich, Antivalenzgatter !

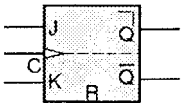
J-l = _____ JO = _____

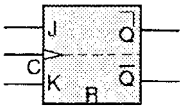
KI = _____ KO= _____

Y = _____

( ) / 10

d) Zeichnen Sie einen Schaltplan des betrachteten Schaltwerks. Darin können lnvcrter zur Vereinfachung als „Negationspunkte" an Ein- oder Ausgängen dargestellt werden.





( ) / 2

Aufgabe 5: Boole'sche Funktionen (Kurs 1701)

a) Geben Sie die (kanonische) disjunktive Normalform (DNF) an, die zu folgender Boole'scher Funktion gehört:

$$Y(X_1, X_2, X_3) = X_1 \vee X_1\overline{X}_2 \vee X_1X_2\overline{X}_3$$

( ) / 4

b) Prüfen Sic algebraisch (d.h. ohnc Verwendung einer Wertetabelle), ob die angegebenen Boole'schcn Funktionen gleich sind:

$$Y_1(a,b,c,d) = \overline{b}\,\overline{c}\,\overline{d} \vee \overline{a}b\overline{c} \vee a\overline{c}d \vee bd \vee \overline{a}\overline{b}c$$

$$Y_2(a,b,c,d) = bd \vee \overline{ac}d \vee a\overline{b}\,\overline{c} \vee \overline{a}\overline{b}c$$

( ) / 6

c) Vereinfachen Sie die unten angegebene Boole'sche Funktion und entwickeln Sie hierfür ein Schaltnetz, in dem ausschließlich NAND-Schaltglieder verwendet werden:

$$Y(a,b,c,d,e) = a\overline{c} \vee ace \vee ac\overline{e} \vee \overline{a}c\overline{d} \vee \overline{a}\overline{d}\overline{e}$$

i) Vereinfachung der Schaltfunktion mit Karnaugh-Diagramm. Verwenden Sic zwei Karnaugh - Diagramme für dic Variablen a bis d, die getrennt für e=0 und e=1 aufgestellt werden.

( ) / 8

ii) Schaltnetz mit NAND-Glicdcm

( ) / 6

Aufgabe 5: Mikroprozessor Grundlagen (Kurs 1707)

a) Ein Prozessor besitze eine Interrupt-Vektortabelle IVT, deren Lage im Arbeitsspeicher über das Basis-Adreßregister *(Interrupt Vector Base Register)* BR festgelegt werden kann. Das Basis-Adreßregister habe den Wert BR = $30AB A000. Jeder Eintrag in dieser Tabelle stellt die Startadresse einer Interrupt-Behandlungsroutine ISR im Little-Endian-Format dar und wird über eine 8 bit lange Interrupt-Vektornummer IVN selektiert.

Die folgende Tabelle zeigt drei Ausschnitte aus der Belegung des Arbeitsspeichers.

Adresse \ X	F	E	f-D	Cf	B	A	9	8	7	6	5	4	3	-2	1	0
F700 802X	00	6F	F9	FE	5D	43	AC	56	5F	EE	78	98	BC	76	5F	67
F700 801X	44	DE	FC	56	6F	ED	E3	21	FC	33	FF	37	AA	54	78	00
F700 800X	3A	CC	54	FF	ED	CC	52	AA	B6	B7	B8	54	43	32	DD	DE
30AB A03X	66	DC	DD	AD	DA	CC	54	F5	F7	00	80	14	FC	FC	CD	DC
30AB A02X	6	6		77	FD	DF	ED	4E	4D	D3	55	DC	AD	DE	EF	FF	65	DC
30AB A01X	2	A		B0	7F	F8	55	66	DF	FD	FF	FC	CD	ED	DF	DE	55	3A
30ABA00X	CF	AA	55	00	11	FF	FC	CD	ED	DA	55	DE	DD	DA	AA	DC
2AB0 7FFX	55	66	DC	DE	AE	DE	4E	BD	DC	5E	4A	56	DE	DF	DD	EF
2AB0 7FEX	60	FF	F1	F4	EC	55	5F	78	BB	BA	FD	E3	D4	63	DF	77

i) Geben Sie die Größe und Lage der IVT im Speicher an, wenn diese maximal groß ist:

Größe:_____ byte, Anfangsadr.: $_____, Endadr.: $_____

( ) / 3

ii) Tragen Sie in die folgende Tabelle für die (dezimalen) Interrupt-Vcbomummem IVN = 7 und IVN = 13

- die Startadresse des Interrupt-Vektors in der IVT,
- die Startadresse der Interrupt-Behandlungsroutine ISR,
- das erste Byte des ersten Befehls der ISR ein.

IVN (dez.)	Startadresse des Int.-Vektors in IVT	Startadresse der ISR	1. OpCode-Byte der ISR
7			
13			

( ) / 6

b) Ein MMX-Rechenwerk stellt die parallele Vergleichsoperation ‚>' (größer als - *gt*, nach Bild 6.8-13 in KE6) sowie die bitweise, parallel ausgeführten logischen Operationen ∧ (und), v (oder), ↔ (Antivalenz) zur Verfugung. Die ebenfalls bitweise ausgeführte logische Operation -∧ (Inhibition) invertiert zunächst den „linken" Operanden und bildet dann die Und-Verknüpfung mit dem „rechten" Operanden. Die Operationen (‚op') werden im Drei-Adreßformat auf den Inhalten der 64-bit-MMX-Register Rn ausgeführt: Ri := Rj ‚op' Rk.

i) Geben Sie für die Anfangsbelegung der Register RO, R1 mit jeweils vier 16-bit-Wörtern
R0 = ($CD70, $5F8C, $0DC5, $95F4), R1 = ($B5F0, $FFFF, $105A, $94FF)
die Ergebnisse der nachstehenden Operationsfolge an, die parallel auf den vier Paaren von 16-bit-Wörtern in den Registern ausgeführt werden:

R2 := RO > R1 =
R3 := R2 -∧ R0 =
R4 := R2 ∧ R1 =
R5 := R3 v R4 =

( ) / 4

ii) Was berechnet diese Operationsfolge ?

( ) / 2

iii) Geben Sie eine Operationsfolge an, die parallel die Maxima über die 16-bit-Teildaten der Register RO und R1 berechnet.

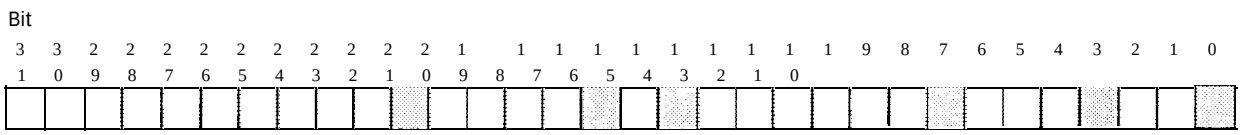
( ) / 4

c) Wandeln Sie die folgende 16-bit-Festpunktzahl Z direkt in eine 32-bit-Gleitpunktzahl Z' nach dem IEEE-754-Format um, ohne den Umweg über die Berechnung des Dezimalwertes zu gehen. Geben Sie den Losungsweg an.

Z = $1750 = (_____)$_2$ ⇒ Z' = $_____

( ) / 2

Tragen Sie Z' in den folgenden Rahmen ein und kennzeichnen Sie das Vorzeichen, die Charakteristik und die darzustellende Mantisse:



( ) / 3