FernUniversität in Hagen

FAKULTÄT FÜR MATHEMATIK UND INFORMATIK

LEISTUNGSNACHWEIS-KLAUSUR

PNR 01608-LN/Ü

Computersysteme I

Hinweise zur Klausur

- Die Klausur ist komplett mit Aufgabenstellung abzugeben.
  Bitte ausschließlich dieses Deckblatt vor der Abgabe entfernen.
- Matrikelnummer, Adresse und Klausurort auf dem nächsten Blatt eintragen.
  Auf jedem Blatt die Matrikelnummer eintragen.
- Die Klausur auf dem nächsten Blatt unterschreiben.
- Zur Lösung der Aufgaben das Aufgabenblatt und die folgenden Seiten benutzen.
  Gegebenenfalls sind weitere Blätter einzulegen.
- Bearbeitungszeit der Leistungsnachweis-Klausur: **10.00** bis **11.30** Uhr, **1,5** Stunden.
- **Zugelassene Hilfsmittel:** keine
- Die erreichbare Punktzahl beträgt **50** Punkte. Sie können davon ausgehen, dass Sie die Leistungsnachweis-Klausur mit **50%** der erreichbaren Punktzahl bestanden haben.

Wir wünschen Ihnen Viel Erfolg bei der Bearbeitung!

PNR 01608-LN/Ü 01608 H 2008

©*FernUniversität in Hagen · Fakultät MI · Alle Rechte vorbehalten*

FernUniversität in Hagen

Bitte hier unbedingt Matrikelnummer und Adresse eintragen, sonst keine Bearbeitung möglich

Postanschrift: FernUniversität in Hagen D-58084 Hagen

(Name, Vorname)

(Straße,

(PLZ, Wohnort)

Klausur am 20.09.2008
(H 2008)

Klausurort:

- [ ] Berlin
- [ ] Bern
- [ ] Bregenz
- [ ] Bochum
- [ ] Dortmund
- [ ] Frankfurt
- [ ] Hagen
- [ ] Hamburg
- [ ] Karlsruhe
- [ ] Köln
- [x] München
- [ ] Wien
- [ ] .....

.....
(Unterschrift)

Fakultät für Mathematik und Informatik

Leistungsnachweis-Klausur PNR 01608-LN/Ü zum Kurs:
01608 Computersysteme I

Aufgabe		max. Punkte	bearbeitet	erreichte Punkte
1	Boolesche Funktionen	10		
2	Schaltnetze	11		
3	Schaltwerksanalyse	12		
4	Entwurf eines komplexen Schaltwerks	17		
		Σ 50		

Sie haben die Leistungsnachweis-Klausur

- [ ] bestanden
- [ ] nicht bestanden

Note:

58084 Hagen, den . Oktober 2008

(PD Dr.-Ing. K. Gotthardt) (—)

Aufgabe 1 *(10 Punkte)*

Boolesche Funktionen

Entscheiden Sie, welche der folgenden Aussagen über *Boolesche Terme* und *Normalformen* korrekt sind. Geben Sie für jede Verneinung eine kurze Begründung.

A Ein Maxterm ist ein Disjunktionsterm maximaler Länge.

B Ein Minterm ist ein Disjunktionsterm minimaler Länge.

C Ein Primterm ist ein kürzest möglicher Implikant der Funktion F und damit ein Konjunktionsterm minimaler Länge in Bezug auf F.

D Die beiden kanonischen Formen KDNF und KKNF sind die einzigen beiden eindeutigen Normalformen von F.

E Ein Primterm ist gleichzeitig auch ein Kernimplikant.

F Ein Kernimplikant ist gleichzeitig auch ein Primterm.

G Ein Maxterm ist ein Konjunktionsterm maximaler Länge.

H Eine minimale oder kürzeste DNF (MDNF) besteht ausschließlich aus Kernimplikanten.

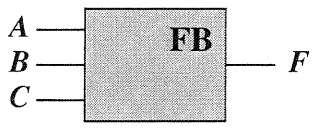
I Eine KDNF besteht aus Disjunktionstermen.

J Eine MDNF besteht ausschließlich aus Primtermen.

Aufgabe 2 *(11 Punkte)*

Schaltnetze

Der folgende Funktionsblock **FB** realisiere die gemäß dem nebenstehenden KV-Diagramm definierte Funktion F:



F \ A			
0	1	0	0
1	1	1	0

B

C

a) Geben Sie möglichst einfache Funktionsgleichungen für F unter den jeweils angegebenen Voraussetzungen an: (3P)

$$a1) \quad C = 0 \qquad \Longrightarrow \quad F =$$

$$a2) \quad C = 1 \qquad \Longrightarrow \quad F =$$

$$a3) \quad (A = 1) \wedge (B = 0) \quad \Longrightarrow \quad F =$$

b) Kann durch geeignete Verschaltung beliebig vieler Funktionsblöcke **FB** jede beliebige logische Funktion realisiert werden? Begründen Sie ihre Antwort. (3P)

c) Zeichnen Sie eine nur aus Blöcken **FB** und Leitungen bestehende Schaltung, welche die Funktion $Y = X_1 \not\equiv X_2$ realisiert. (3P)

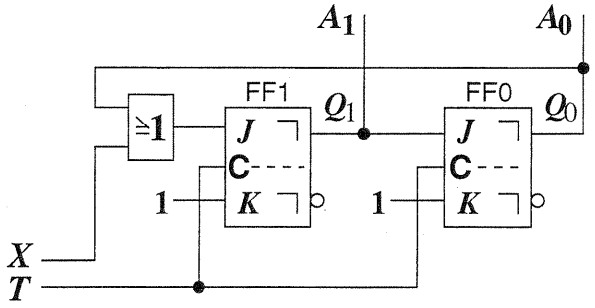
d) Geben Sie die minimale disjunktive Normalform (MDNF) für F an. (1P)

e) Geben Sie die kanonische konjunktive Normalform (KKNF) für F an. (1P)

Aufgabe 3 *(12 Punkte)*

Schaltwerksanalyse

Gegeben sei das unten abgebildete synchrone Schaltwerk mit taktflankengesteuerten JK-MS-Flipflops, welches in der Folge analysiert werden soll. Der interne Zustand der Schaltung werde durch die Schaltzustände Q_1 und Q_0 der beiden JK-MS-Flipflops definiert ($Z = \{Q_1; Q_0\}$). Ausgangsgröße sei die binär codierte Dualzahl $A = \{A_1; A_0\}$.



a) Um welchen Automatentyp handelt es sich bei dem gezeigten Schaltwerk? (1P)
Kreuzen Sie die entsprechende richtige Antwort an:

- ☐ Es handelt sich weder um einen Moore-Automaten, noch um einen Mealy-Automaten.
- ☐ Das Schaltwerk ist der Definition nach ein Moore-Automat, allerdings kein Mealy-Automat.
- ☐ Das Schaltwerk ist der Definition nach ein Mealy-Automat, allerdings kein Moore-Automat.
- ☐ Das Schaltwerk ist der Definition nach sowohl ein Moore-Automat als auch ein Mealy-Automat.

Begründen Sie ihre Antwort kurz.

b) Geben Sie die Funktionsgleichungen für alle Flipflop-Eingänge in Abhängigkeit von Q_1, Q_0 und X an. (1P)
Dabei bezeichnen J_0 und K_0 die Eingänge von FF0, J_1 und K_1 entsprechend die von FF1.

$J_1 =$ $\qquad$ $J_0 =$

$K_1 =$ $\qquad$ $K_0 =$

c) Vervollständigen Sie die folgende Zustandstabelle des Schaltwerks. (2P)

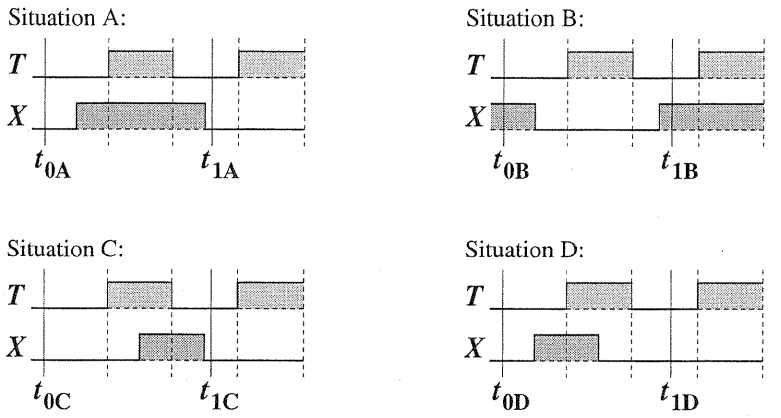
X	Q_1	Q_0	J_1	K_1	J_0	K_0	Q_1^{n+1}	Q_0^{n+1}
0	0	0						
0	0	1						
0	1	0						
0	1	1						
1	0	0						
1	0	1						
1	1	0						
1	1	1						

d) Skizzieren Sie den Zustandsgraphen des Automaten. (2P)
Denken Sie dabei an die duale Zustandscodierung. Kennzeichnen Sie jeden Zustandsübergang durch den zugehörigen Wert von X sowie der anschließend ausgegebenen Dualzahl A in der Form X/A_1A_0. Gehen Sie davon aus, dass sich der Eingabewert von X nur zwischen einer negativen Taktflanke und der darauf folgenden positiven Flanke ändert.

e) Gibt es Zustände, die vom Zustand $Z=1$ (d.h. $Q_1=0$; $Q_0=1$) ausgehend niemals erreicht werden können? Falls ja, welche? (1P)

f) Angenommen, das Schaltwerk befinde sich zum Zeitpunkt t_0 im Zustand $Z=3$ (d.h. $Q_1=1$; $Q_0=1$). In welchem Zustand befindet sich das Schaltwerk nach fünf Taktzyklen T, also zum Zeitpunkt $t_1 = t_0 + 5 \cdot T$, wenn $X=1$ ist? (1P)

g) Nachfolgend sind die Signal-Zeit-Diagramme vier verschiedener Situationen dargestellt. Beachten Sie, dass sich in den Diagrammen – abweichend von Aufgabenteil d) – der Wert von X nicht nur zwischen einer negativen Taktflanke und der darauf folgenden positiven Flanke ändert! (4P)



Bestimmen Sie für die beiden in der nachfolgenden Tabelle angegebenen Anfangszustände in den vier Situationen A bis D zu den Zeitpunkten t_{1A}, t_{1B}, t_{1C} bzw. t_{1D} die erreichten FF-Zustände Q_1 und Q_0 sowie die Folgezustände Z.

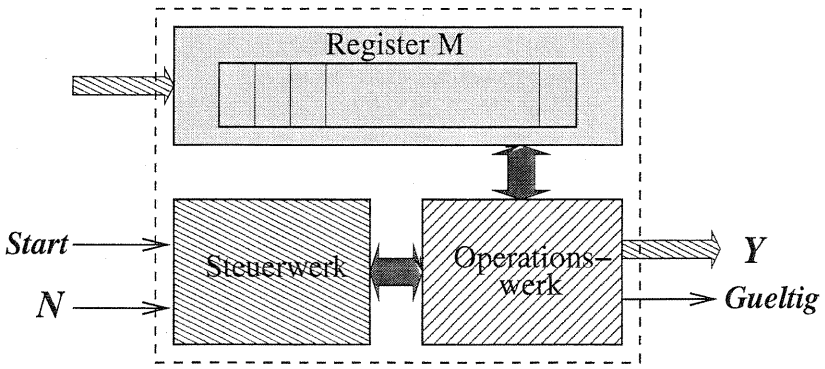
Anfangszustand zum Zeitpunkt t_{0A}, t_{0B}, t_{0B} bzw. t_{0D}	$Z = 0$ (d.h. $Q_1 = 0$ und $Q_0 = 0$)	$Z = 3$ (d.h. $Q_1 = 1$ und $Q_0 = 1$)
Situation A (Zustandswerte zum Zeitpunkt t_{1A})	$Q_1 =$ ___ $Q_0 =$ ___ $Z =$ _____	$Q_1 =$ ___ $Q_0 =$ ___ $Z =$ _____
Situation B (Zustandswerte zum Zeitpunkt t_{1B})	$Q_1 =$ ___ $Q_0 =$ ___ $Z =$ _____	$Q_1 =$ ___ $Q_0 =$ ___ $Z =$ _____
Situation C (Zustandswerte zum Zeitpunkt t_{1C})	$Q_1 =$ ___ $Q_0 =$ ___ $Z =$ _____	$Q_1 =$ ___ $Q_0 =$ ___ $Z =$ _____
Situation D (Zustandswerte zum Zeitpunkt t_{1D})	$Q_1 =$ ___ $Q_0 =$ ___ $Z =$ _____	$Q_1 =$ ___ $Q_0 =$ ___ $Z =$ _____

Aufgabe 4 *(17 Punkte)*

Entwurf eines komplexen Schaltwerks

Mikroprozessoren bieten heute üblicherweise eine automatische Skalierung eines aus einem Register auszulesenden Wertes mit den Skalierungswerten 2,4,8,16 usw. an. Zur automatischen Erzeugung einer solchen Skalierung soll ein komplexes Schaltwerk entwickelt werden.

Das Schaltwerk soll nach Aufforderung, die durch das Eins-setzen eines Signals *Start* erfolgt, den aktuellen Wert dem 4 Bit breiten Register M entnehmen, diesen Wert skalieren und über die Variable bzw. das Signal Y ausgeben. Die bereitstehende Ausgabe soll durch das Eins-setzen des Signals *Gültig* erfolgen. Der Einfachheit halber soll die Skalierung hier auf die Werte 2,4,8,16 beschränkt sein, was durch die Zahlenwerte 1,2,3,4 über die Variable N signalisiert wird. Die Modifikation des Registers M wird hier nicht weiter betrachtet.

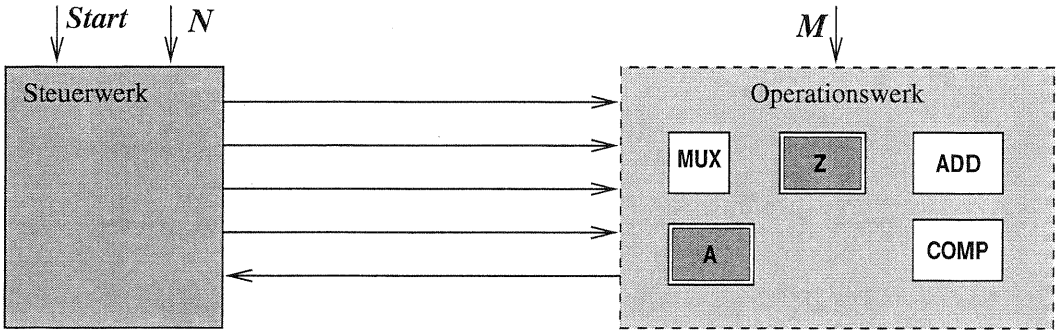


Die Realisierung der automatischen Skalierung soll durch ein komplexes Schaltwerk bestehend aus Steuerwerk und Operationswerk realisiert werden. Das Operationswerk bestehe aus den Elementen:

- ein ladbares Schieberegister A zur Aufnahme des Skalierungswertes
- ein 3-Bit Zustandsspeicher zur Aufnahme einer Zählvariable Z
- ein 1-Bit Zustandsspeicher zur Aufnahme der Variablen *Gueltig*
- ein 3-Bit Addierer
- ein 3-Bit Komparator zum Vergleich einer Variablen mit zwei verschiedenen Werten
- ein 1-Bit 2-auf-1-Multiplexer (S_1) und einen 3-Bit 2-auf-1-Multiplexer (S_2).

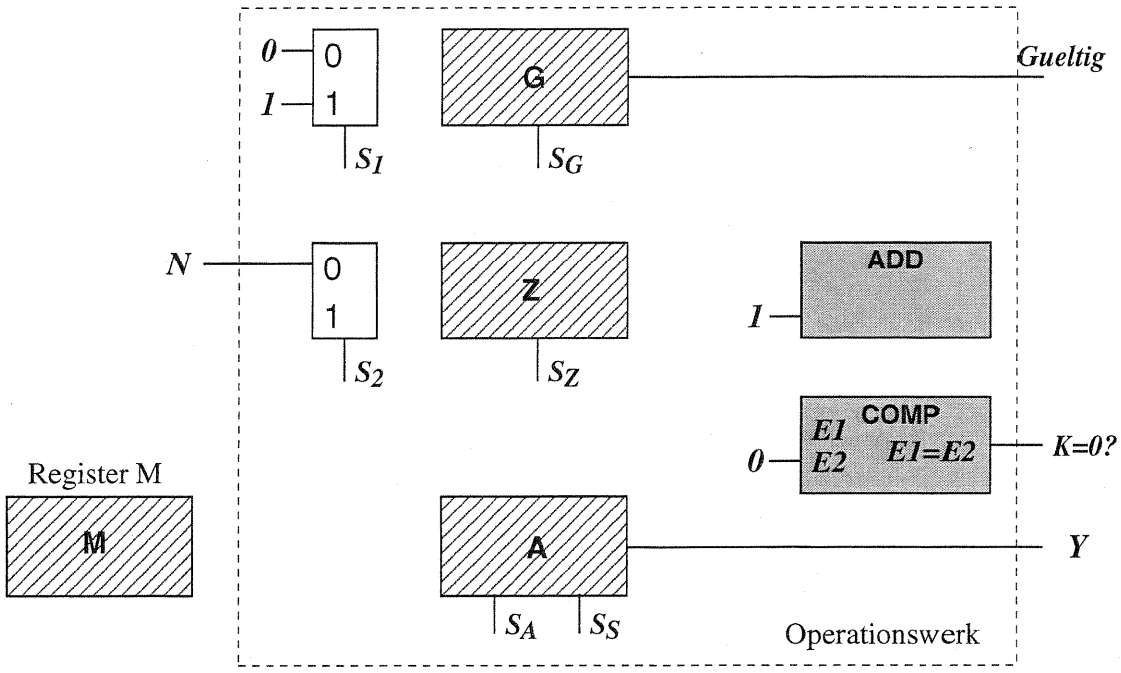
Alle Register seien bereits mit dem Taktsignal verbunden. Ein 0-Pegel am Steuersignal S_Z (Variable Z) bewirkt, dass der Takt ausgeblendet wird. Das am Eingang des Registers liegende Datum wird dann nicht ins Register übernommen.
Zur Steuerung des Schieberegisters besitzt dieses die zwei Steuerleitungen *Aktiv* S_A und *Schieben* S_S. Mit $S_A = 1$ und $S_S = 0$ wird ein parallel anliegender Eingangsvektor in das Register geladen. Mit $S_A = 1$ und $S_S = 1$ wird der Inhalt des Registers um eine Stelle nach links geschoben.

a) Welche Steuersignale müssen dem Operationswerk vom Steuerwerk und welche dem Steuerwerk vom Operationswerk übermittelt werden. Tragen Sie die Signale in das folgende Blockschaltbild ein. (2P)



b) Spezifizieren Sie die Funktionalität der Schaltung in Form eines ASM-Diagramms. (8P)
Hinweis: Es werden maximal 6 Zustandsboxen und 2 Entscheidungsboxen benötigt.

c) Vervollständigen Sie das in der folgenden Abbildung vorgegebene Operationswerk zur Realisierung der durch das ASM-Diagramm gegebenen Funktion. (6P)
Kennzeichnen Sie die Verbindungsleitungen mit der benötigten Wortbreite.



d) Geben Sie für das Operationswerk nach c) die für die Zustände Z_0 bis Z_5 benötigten Steuervektoren an. (3P)

	S_G	S_Z	S_A	S_S	S_1	S_2
Z_0						
Z_1						
Z_2						
Z_3						
Z_4						
Z_5						
Z_6						
Z_7						
Z_8						